

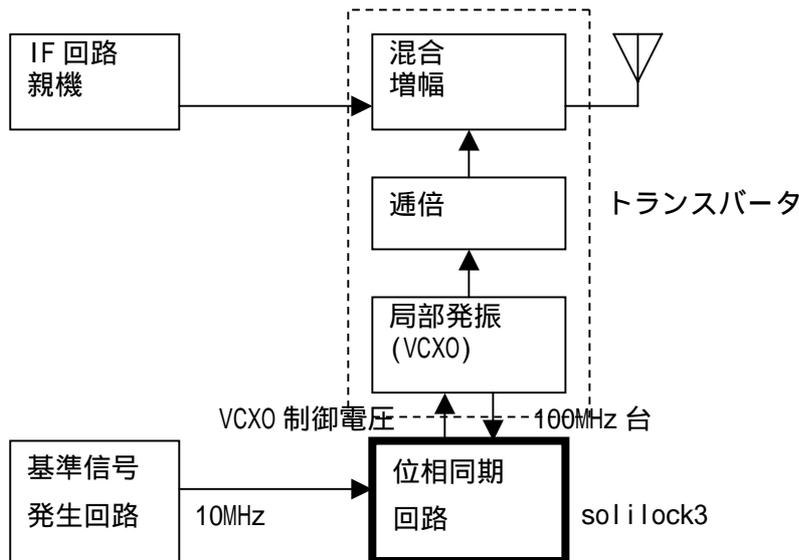
Solilock 3 説明書

1. Solilock 3 とは

Solilock は、VHF 帯の VCXO に外部同期をかける回路です。トランスバータの局発回路に応用すると SHF 帯での運用周波数の誤差が減り GHz 帯での待ち受け受信が可能になります。

このような回路は、JA1EPK (大日方 OM) の「XPLL」、CT1DMK (Luis Cupido) の「reflock」等の製作例が発表されています。

solilock をトランスバータの局発に応用した場合のブロック図を下に示します。



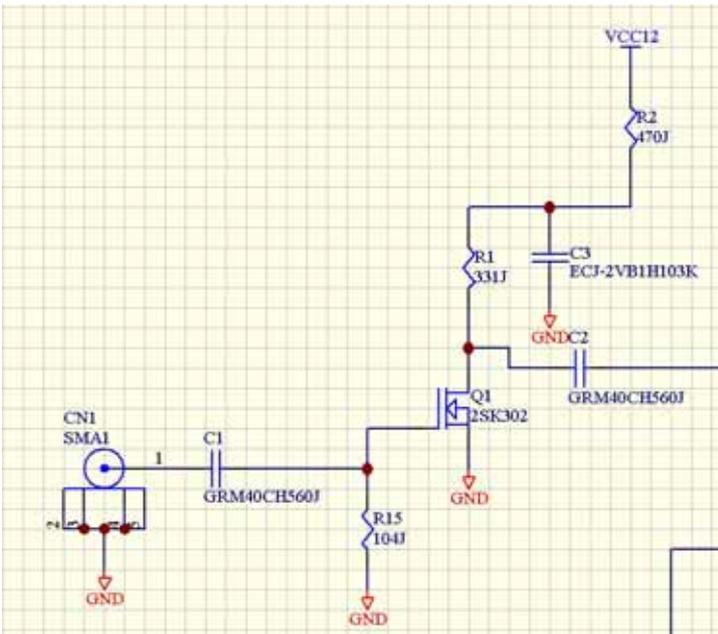
Solilock 3 は昨年発表した Solilock のバージョンアップ版で、以下のような変更点があります。

Fig.1 Solilock からの主な変更点

項目	内容
低消費電力化	・solilock:1.8W solilock3:約0.2W(高周波部分): 地球に優しい。 ・低スプリアス化
ロック検出信号	・ロック時にLEDを点灯できます。 この機能は実に要望が多かったです。実験、動作チェックに便利。
パソコンからの周波数設定機能追加	・PLLの分周比、ループゲイン、極性などをパソコンから変更できます。パソコンソフトは配布。RS232Cのレベルコンバータは別途用意してください
大出力振幅化	VCXO制御電圧出力範囲が0~8V以上まで広くなりました。 (D1:HZM10を外すと、ほぼ電源電圧まで上昇します。)
業者による半田付け	半田付けがきれいになります。

2. 回路の説明

2 - 1 入力部



VCC12は回路に与える影響をなくするためFETで受けていますが、影響がゼロではないので注意して下さい。

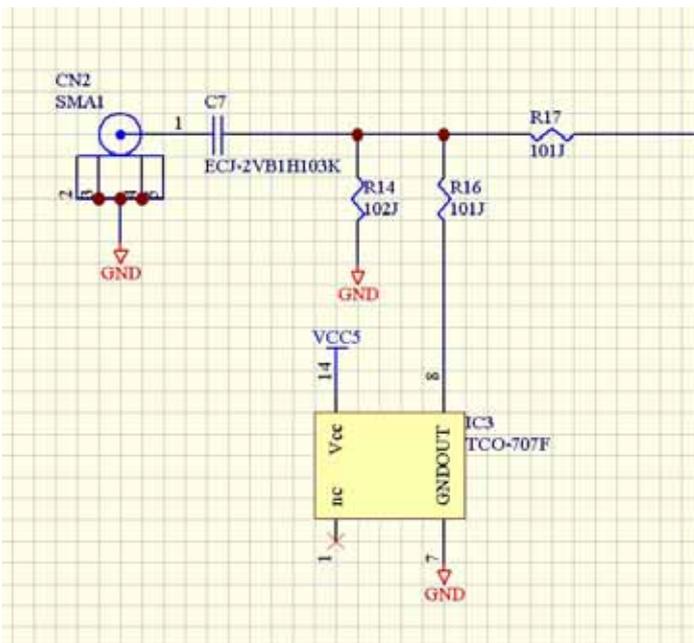
・直列に抵抗、小容量のコンデンサを挿入して信号を取り出す。

・同調回路の再調整。

などの検討が必要になる可能性があります。UTV - 24Gに取り付けた場合は、選倍回路の同調回路の再調整が必要でした。

FETアンプの周波数特性から、入力感度は100MHz程度から徐々に悪くなります。100MHzでは - 10dBm(50 時)で動作します。ICのスペックでは165MHzまで制御可能です。

2 - 2 基準信号入力部



基準信号は100MHzまでOKです。

信号源のインピーダンスが50 のときは入力を50 で終端してください。

信号レベルは - 5dBm(50 時)以上にしてください。

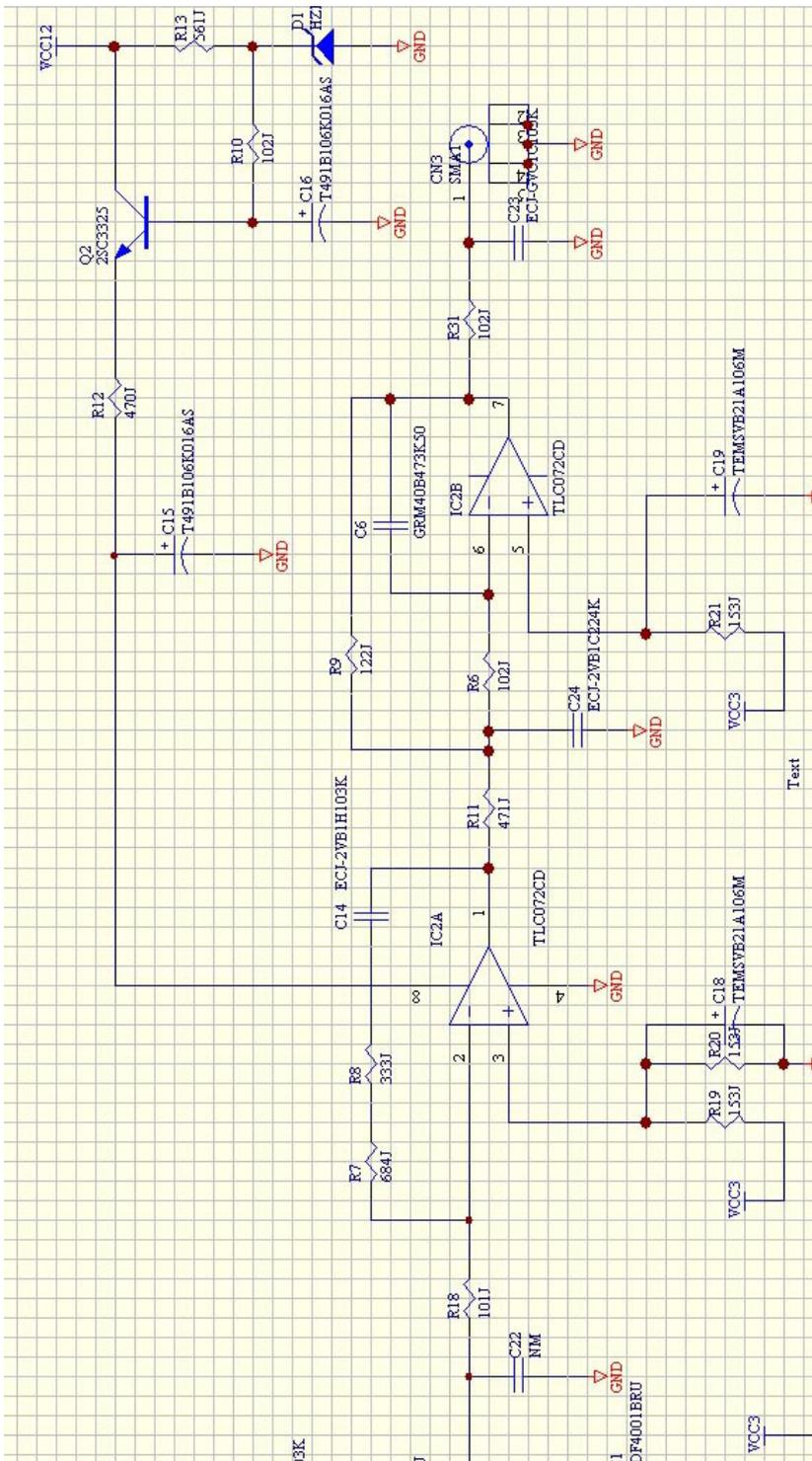
なお、基板上に発振モジュールを乗せられるようにパターンを書いています。

2 - 3 位相比較器

PLLIC内蔵の位相比較器は、位相比較周波数を最高55MHzまで設定可能です。

solilock3のデフォルトの設定値は100KHz近辺に設定してあります。

2 - 4 ループフィルタ



位相誤差出力はループフィルタを通してVCOの制御電圧となります。

CN3の出力をVCOのバリキャップに接続してください。

VCOは制御電圧が上がると周波数が上がるようにしてください。

ループフィルタは以下の条件で設計したものを実装しています。

- ・VCO感度: 100 Hz / 1V
- ・位相比較周波数: 100 KHz
- ・ループ帯域: 約 50 Hz

R7, R8, R31, C14, C23がループフィルタの特性を決定しています。

2段目のオペアンプは位相比較周波数のスプリアスを抑制するものです。同時に約2倍のDC増幅をしています。

ループフィルタの定数を検討するときは以下のURLでダウンロードできる「ADIsimPLL」を利用してみてください。

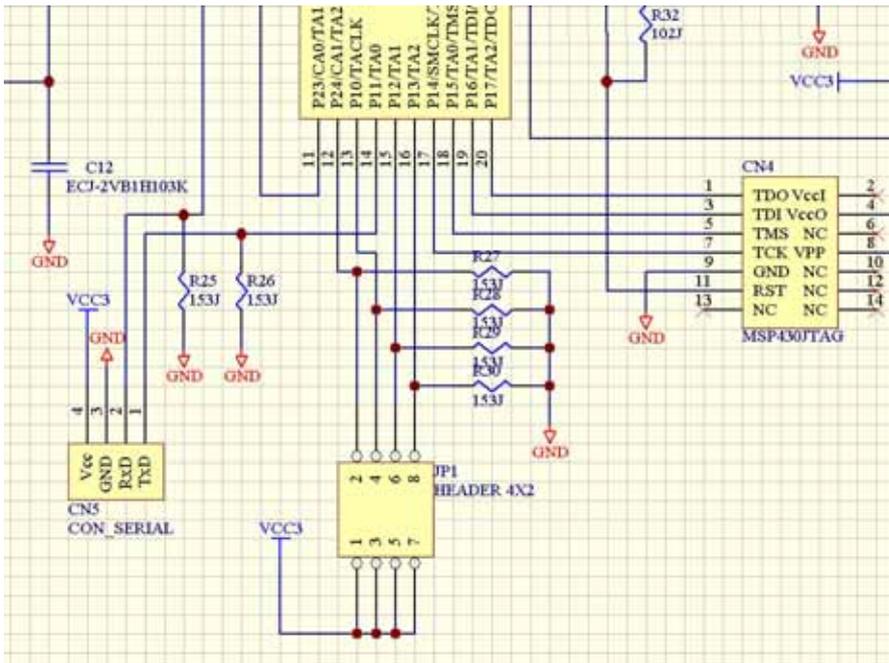
<http://www.analog.com/en/content/0,2886,770%255F850%255F16127,00.html>

(tips)

・D1の定電圧ダイオードを取り除くと制御電圧の振幅が大きくなります。

・C23 (1 uF) は、バリキャップのすぐそばに取り付けてもOKです。

2 - 5 CPU関連

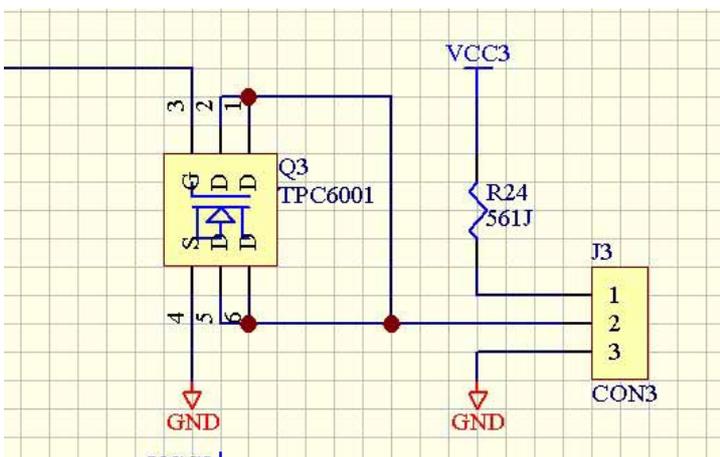


TIの超ローパワーCPU(MSP430F1121A)を使ってPLL ICのレジスタ設定(分周比などの設定)を行っています。電源投入直後にレジスタの設定を行った後にクロックを停止して完全に動作をとめるのでCPUが原因のノイズの発生はゼロです。レジスタの設定値はCPU内蔵のフラッシュメモリに記憶してあります。フラッシュメモリの内容は、専用プログラム(slconfig.exe)を使ってシリアルI/Fから書き換え可能です。

JP1は分周比の切替用のジャンパです。後述の「使い方」を参照して下さい。

CN5はシリアルI/Fです。後述するプログラムを使って貴兄オリジナルのレジスタ設定にする場合は、0 - 3Vの信号をRS232Cレベルに変換する回路(Sipex3232などのIC)を使ったレベルコンバーターを介してPCに接続してください。

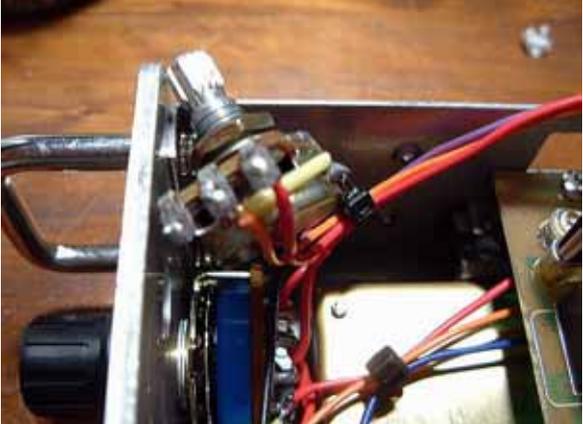
2 - 6 ロック表示

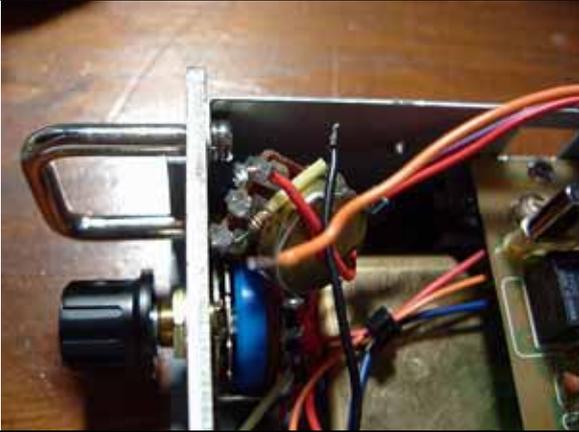
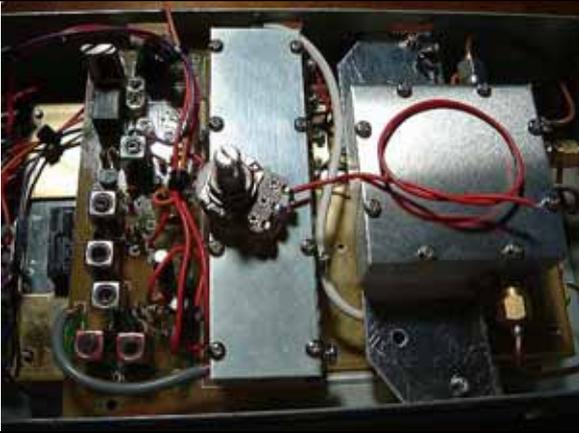


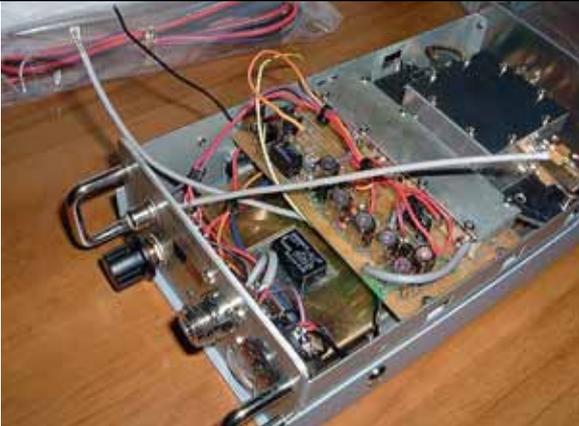
J3の1 - 2pinにLEDを取り付けてください。1pinがアノード、2pinがカソードです。PLLがロックしたときに点灯します。

2. 使い方

(1) 応用の一例としてトランスバータ(マキ電気UTV - 24G)への組み込みをご紹介します。

	UTV - 24Gを箱から取り出す
	裏蓋を開ける
	局発基板
	VCOのVRを外す

	<p>VRの橙色のビニル線(VRの中心)を外す。 この線が、solilock基板の制御電圧信号に接続されます。</p> <p>同様に黒のビニル線も外す。この線はGND(シャーシ)です。</p>
	<p>局発基板のアップ。 右側のトランジスタが56.85MHzの発振と2逡倍を行っている。 左のトランジスタは113.7MHz 227.4MHz帯の2逡倍を行っている。 トランジスタ間にある3個のトランスは113.7MHzのフィルタ。 中央にある「8V」のところからVXOのVRに赤いビニル線が配線されています。これを外します。</p>
	<p>VRを外しました。</p>
	<p>局発基板を取り外す</p>

	<p>準備するワイヤ類、 短い同軸(1.5D2V等)2本 電源用ビニル線 GND用ビニル線</p>
	<p>信号の取り出しポイント と 電源(12V)の取り出しポイント</p>
	<p>フロントパネルには同期信号接続用の適当なコネクタを取り付けておきます。 基板とパネルのコネクタに引き出し線を取り付け、局発基板をシャーシに固定します。</p>
	<p>Solilock基板をキャビティの上に両面テープで固定します。</p>



電源、信号線を配線する。



改造終了

別の改造例



基板留め金具を作り、Solilock3基板をシャーシにねじ止めしました。

(2) 周波数の設定

Solilock3にはあらかじめ8パターンの周波数が設定されています。設定はJP1-1~JP1-3で切り替えます。

Fig.2 ジャンパーによる周波数の設定

ターゲットの周波数(MHz)	応用例	JP1-1	JP1-2	JP1-3
100		無	無	無
111.8	UTV-10G	有	無	無
113.7(56.85×2)	UTV-24G(1280)	無	有	無
114.55	UTV-47G	有	有	無
118.333	UTV-5.6G(430)	無	無	有
112	UTV-5.6G(1200)	有	無	有
113.75(56.875×2)	UTV-24G(1270)	無	有	有
122.9167	11.8GHz局発	有	有	有

基準信号は10MHzです。

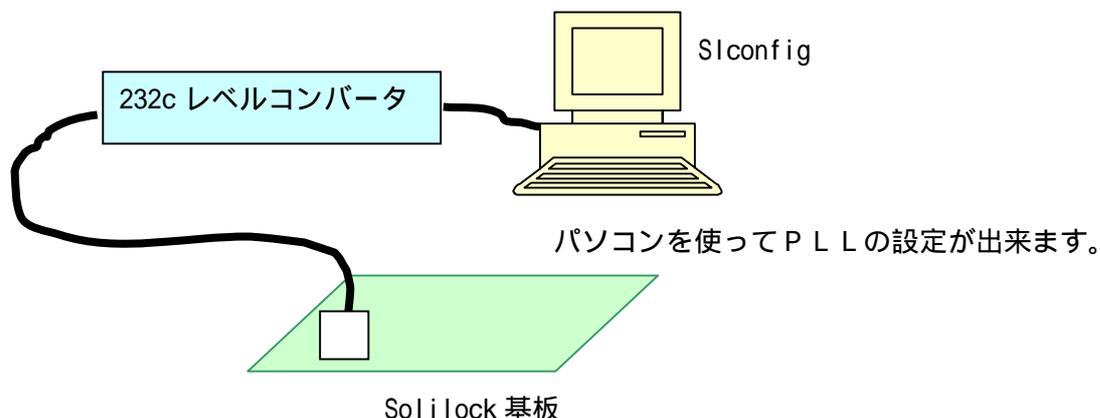
JP1-0はここでは使用しません。オープンにして置いてください。

(3) 周波数の高度な設定方法

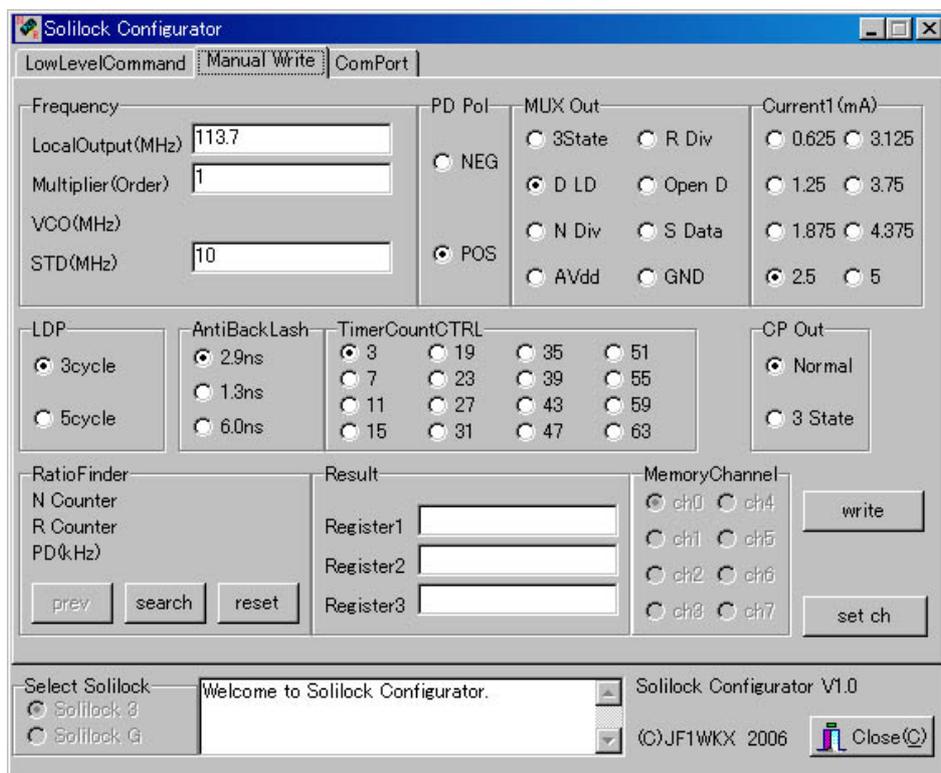
Solilock 3はパソコンから分周比、周波数の設定が出来ます。トランスバータの局発だけではなく、ありとあらゆるPLLに応用が出来ます。ただし、ループフィルタは回路に最適化した定数に変更する必要があります。

準備するもの

- ・Solilock 3設定ソフト(slconfig):ホームページからダウンロードしてください。
- ・RS232Cレベルコンバータ:自作してください。



PLLを設定するソフト(slconfig.exe)



局発周波数、逓倍数、基準信号周波数を入力すると分周比が求められます。

Write ボタンをおすと、solilock3 のマイコンに内蔵されたフラッシュメモリに周波数データが書き込まれます。

(現在はメモリーチャンネル0)

Solilock3 説明書 ver.2.0

2006/02/05

Set ch ボタンをおすと、solilock3 のマイコンがフラッシュメモリに書き込まれた周波数データを PLL IC のレジスタにセットします。PLL は新しい分周比で動作を始めます。

Set ch ボタンは solilock3 のバージョンが 3.2 の時に利用出来ます。バージョンが 3.1 の場合は無視します。フラッシュメモリのデータを PLL に反映させるには、一度電源を切って再投入してください。

(4) 周波数データの初期化

ジャンパー JP1 - 0 をショートした状態で電源を投入するとフラッシュメモリの周波数データが初期化 (Fig2 の内容) されます。

solilock のページ: <http://solilock.hp.infoseek.co.jp/>

作者のページ: <http://homepage3.nifty.com/katsuma-homepage/>

MWAC のページ: <http://www.jarl.com/mwac/>

以上

